

CAPÍTULO VIII

CONVERSOR TRÊS NÍVEIS, MODULADO POR LARGURA DE PULSO, COM COMUTAÇÃO SOB TENSÃO NULA (ZVS) E COM SAÍDA EM FONTE DE CORRENTE

8.1 INTRODUÇÃO

Os conversores em ponte completa ZVS-PWM estudados nos Caps. VI e VII não são indicados para aplicações com alta tensão de entrada, devido ao elevado nível de tensão sobre as chaves (V_i).

O conversor três níveis ZVS-PWM apresentado na Fig. 8.1 opera do mesmo modo que o conversor em ponte completa ZVS-PWM do ponto de vista das comutações, possuindo a característica de saída e o controle da potência transferida semelhantes. Porém tem a vantagem de que a máxima tensão sobre as chaves fica limitada à metade do valor da tensão de entrada ($V_i/2$). Além disso, é mais robusto e confiável, devido à disposição em série das chaves de potência.

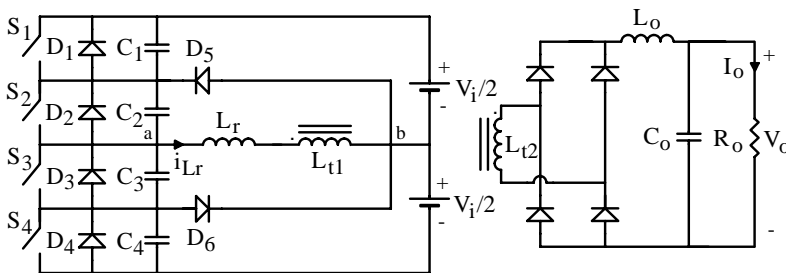


Fig. 8.1 - Conversor três-níveis, PWM, ZVS com saída em fonte de corrente.

8.2 ETAPAS DE FUNCIONAMENTO

Para simplificar os estudos teóricos, todos os componentes ativos e passivos serão considerados ideais, e o filtro de saída é substituído por

uma fonte de corrente constante ideal, cujo valor é igual ao valor da corrente de carga. O conversor está referido ao lado primário do transformador, a tensão induzida no primário é denominada V'_o e a corrente no primário I'_o .

1ª Etapa (t_0, t_1)

A primeira etapa de funcionamento está representada na Fig. 8.2. Durante esta etapa ocorre a transferência de potência para a carga, através de S_1 e S_2 .

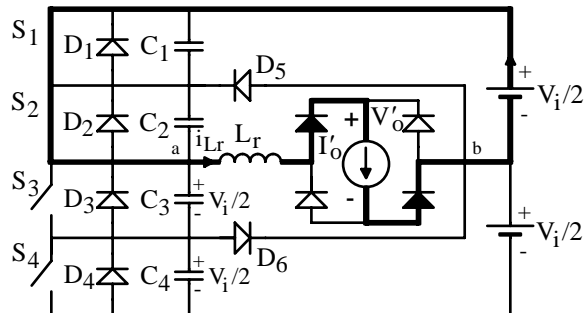


Fig. 8.2 - Primeira etapa.

2ª Etapa (t_1, t_2)

No instante t_1 a chave S_1 é bloqueada. As tensões v_{C3} e v_{C4} variam de forma ressonante até o instante t_2 , quando atingem $V_i/4$. Do mesmo modo, a tensão no capacitor C_1 também varia de forma ressonante, até atingir $V_i/2$. A segunda etapa está representada na Fig. 8.3.

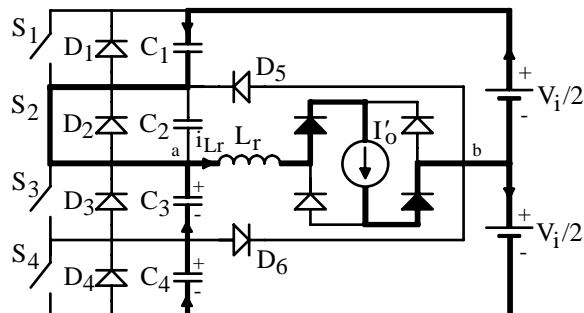


Fig. 8.3 - Segunda etapa.

3ª Etapa (t_2, t_3)

No instante t_2 quando a tensão no capacitor C_1 atinge $V_i/2$, o diodo D_5 é polarizado diretamente, entrando em condução. Durante esta etapa os diodos do estágio de saída se mantêm em curto-circuito. Na Fig. 8.4 tem-se a terceira etapa.

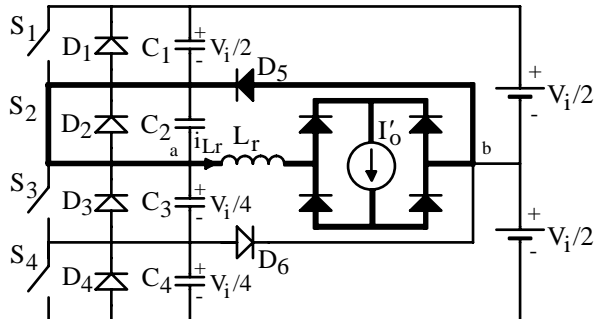


Fig. 8.4 - Terceira etapa.

4ª Etapa (t_3, t_4)

Na Fig. 8.5 está representada a quarta etapa de funcionamento. No instante t_3 a chave S_2 é bloqueada. As tensões v_{C3} e v_{C4} variam de forma ressonante até o instante t_2 , quando atingem zero. A tensão no capacitor C_2 também varia de forma ressonante até atingir $V_i/2$.

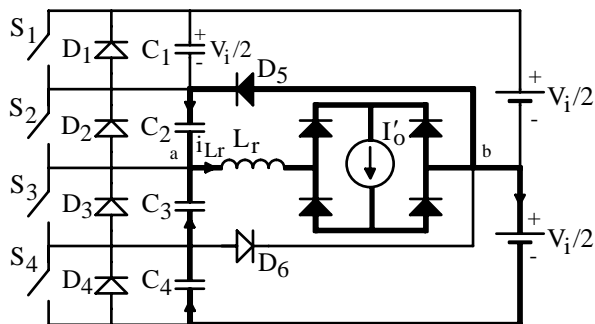


Fig. 8.5 - Quarta etapa.

5ª Etapa (t_4, t_5)

No instante t_4 , quando as tensões nos capacitores C_3 e C_4 atingem zero, os diodos D_3 e D_4 são polarizados diretamente e entram em condução. A corrente no indutor decresce linearmente. Durante esta etapa as chaves S_3 e S_4 devem ser comandadas a conduzir. Na Fig. 8.6 tem-se a representação desta etapa.

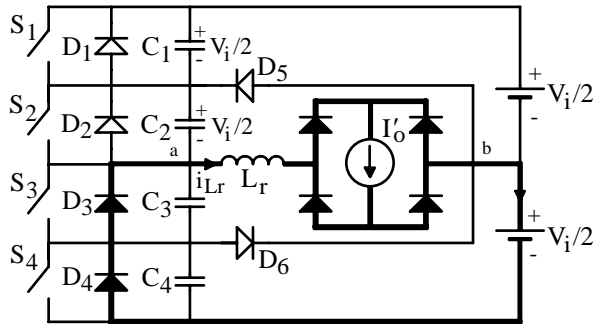


Fig. 8.6 - Quinta etapa.

6ª Etapa (t_5, t_6)

No instante t_5 , a corrente no indutor atinge zero e inverte de sentido, circulando por S_3 e S_4 . Em seguida a corrente no indutor cresce linearmente, atingindo I'_0 no final desta etapa. Na Fig. 8.7 tem-se a sexta etapa.

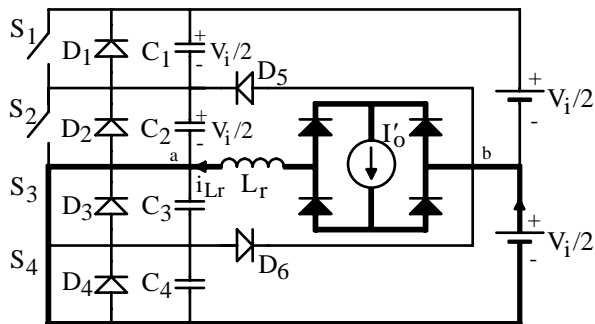


Fig. 8.7 - Sexta etapa.

7ª Etapa (t_6, t_7)

A sétima etapa está representada na Fig. 8.8. Durante esta ocorre a transferência de potência para a carga, através de S_3 e S_4 .

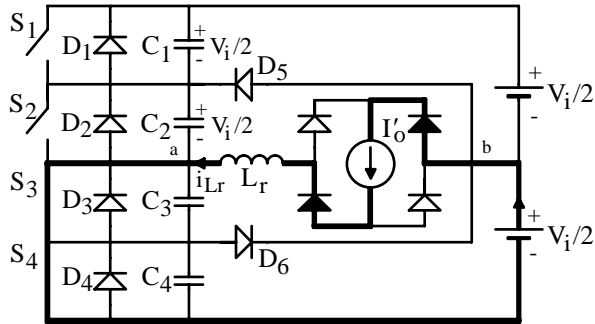


Fig. 8.8 - Sétima etapa.

8ª Etapa (t_7, t_8)

No instante t_7 a chave S_4 é bloqueada. As tensões v_{C1} e v_{C2} variam de forma ressonante até o instante t_8 , quando atingem $V_i/4$. A tensão no capacitor C_4 também varia de forma ressonante, até atingir $V_i/2$. Na Fig. 8.9 tem-se a representação da oitava etapa.

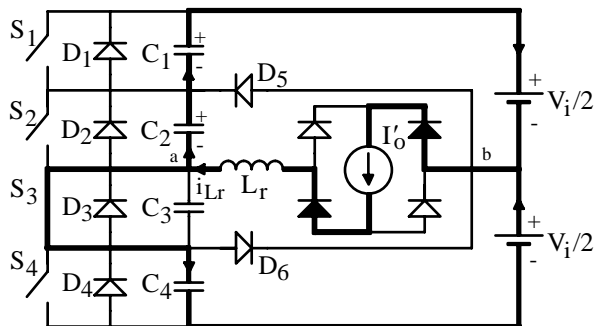


Fig. 8.9 - Oitava etapa.

9ª Etapa (t_8, t_9)

No instante t_8 , quando a tensão no capacitor C_4 atinge $V_i/2$, o diodo D_6 é polarizado diretamente, entrando em condução. Durante esta etapa a fonte de corrente I'_o é curto-circuitada pelos diodos retificadores de saída. Esta etapa está representada na Fig. 8.10.

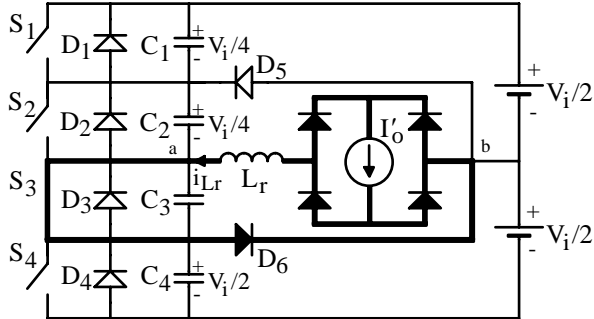


Fig. 8.10 - Nona etapa.

10ª Etapa (t_9, t_{10})

No instante t_9 a chave S_3 é bloqueada. As tensões v_{C1} e v_{C2} variam de forma ressonante até o instante t_{10} , quando atingem zero, e a tensão no capacitor C_3 atinge $V_i/2$. Esta etapa está representada na Fig. 8.11.

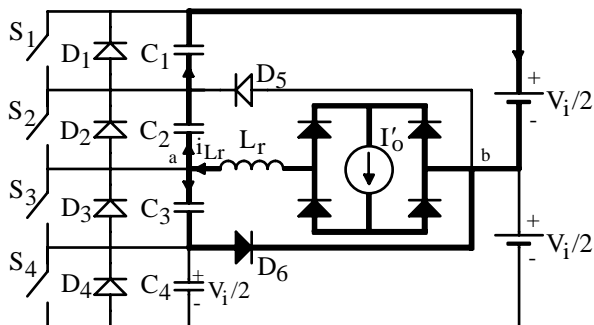


Fig. 8.11 - Décima etapa.

11ª Etapa (t_{10}, t_{11})

Na Fig. 8.12 tem-se a representação desta etapa. No instante t_{10} , quando a tensão nos capacitores C_1 e C_2 atingem zero, os diodos D_1 e D_2 são polarizados diretamente e entram em condução. A corrente no indutor decresce linearmente. Durante esta etapa as chaves S_1 e S_2 devem ser comandadas a conduzir.

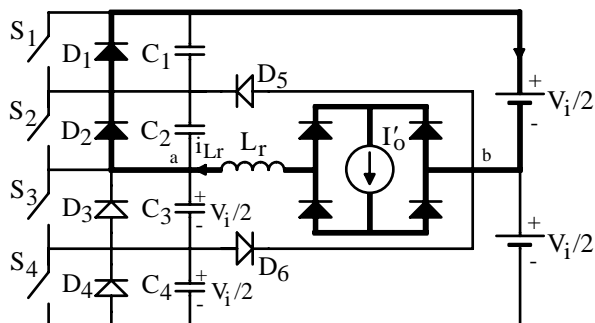


Fig. 8.12 - Décima primeira etapa.

12ª Etapa (t_{11}, t_{12})

No instante t_{11} a corrente no indutor atinge zero e inverte de sentido, circulando por S_1 e S_2 . A corrente no indutor cresce linearmente, e no final desta etapa atinge I'_0 . Esta etapa está representada na Fig. 8.13.

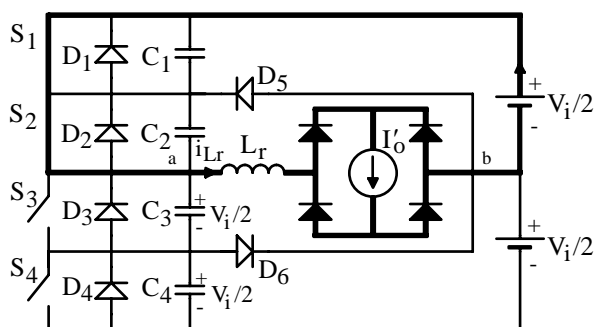


Fig. 8.13 - Décima segunda etapa.

8.3 FORMAS DE ONDA BÁSICAS

As formas de onda mais importantes, com indicação dos intervalos de tempo correspondentes, para as condições idealizadas descritas na Seção 8.2, estão representadas na Fig. 8.14.

8.4 EQUACIONAMENTO

8.4.1 Característica de Saída

Pela simetria do conversor, sabe-se que: $\Delta t_{1-0} = \Delta t_{7-6}$, $\Delta t_{3-2} = \Delta t_{9-8}$, $\Delta t_{2-1} = \Delta t_{4-3} = \Delta t_{8-7} = \Delta t_{10-9}$.

Se considerarmos que durante a quarta etapa (etapa ressonante) a corrente no indutor praticamente não varia, ou seja, que a corrente inicial na quinta etapa é I'_0 , a duração da quinta etapa será igual à duração da sexta etapa. Assim: $\Delta t_{5-4} = \Delta t_{6-5} = \Delta t_{11-10} = \Delta t_{12-11}$.

Definindo-se ΔT como o tempo em que a tensão v_{ab} é igual a tensão da fonte ($\pm V_i/2$), obtém-se (8.1) e (8.2):

$$\Delta T = \Delta t_{5-4} + \Delta t_{6-5} + \Delta t_{7-6} = \Delta t_{1-0} + \Delta t_{11-10} + \Delta t_{12-11} \quad (8.1)$$

$$\frac{T_s}{2} \cong \Delta T + \Delta t_{3-2} \quad (8.2)$$

A razão cíclica (D) é definida pela expressão (8.3):

$$D = \frac{2\Delta T}{T_s} \quad (8.3)$$

A variação linear da corrente no indutor provoca uma redução na razão cíclica efetiva na carga. Como é mostrado na Fig. 8.14, na quinta, sexta, décima primeira e décima segunda etapas, quando a corrente no indutor varia linearmente, a ponte de diodos fica em curto-circuito, mantendo a tensão de saída igual a zero. Assim sendo, a transferência de potência ocorre apenas na primeira e sétima etapas. Pode-se então definir-se uma razão cíclica efetiva (D_{ef}) responsável pela transferência de potência, obtendo-se então a duração da primeira e sétima etapas, dada por (8.4).

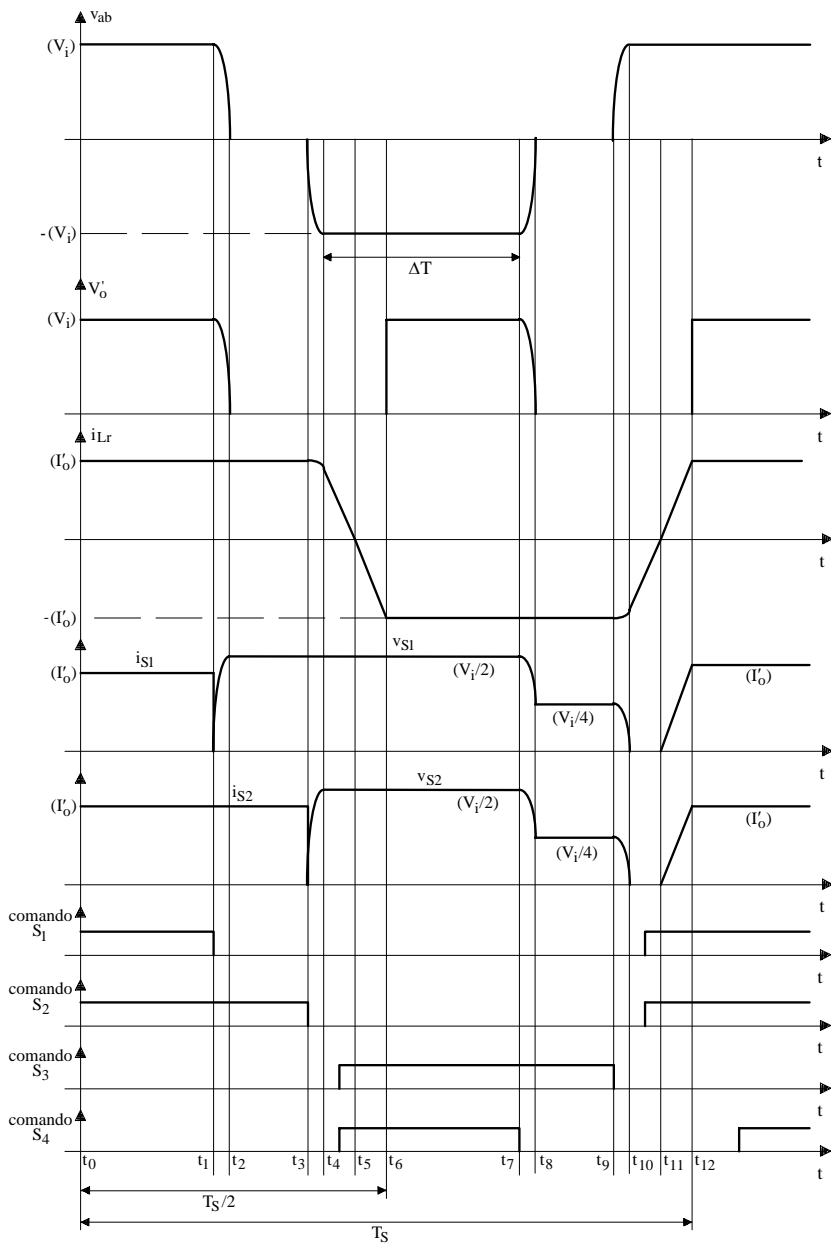


Fig. 8.14 - Formas de onda básicas.

$$\Delta t_{1-0} = D_{ef} \frac{T_s}{2} \quad (8.4)$$

A duração da quinta e da terceira etapa de funcionamento é dada por (8.5) e (8.6).

$$\Delta t_{5-4} = (D - D_{ef}) \frac{T_s}{4} \quad (8.5)$$

$$\Delta t_{3-2} = (1 - D) \frac{T_s}{2} \quad (8.6)$$

Analisando-se a décima segunda etapa de funcionamento, obtém-se (8.7).

$$\frac{V_i}{2} = L_r \frac{di_{Lr}(t)}{dt} \quad (8.7)$$

Aplicando-se a transformada de Laplace e isolando-se a corrente no indutor, obtém-se (8.8).

$$i_{Lr}(s) = \frac{V_i/2}{s^2 L_r} \quad (8.8)$$

Aplicando-se a anti-transformada de Laplace à equação (8.8), obtém-se a expressão (8.9) para a corrente no indutor.

$$i_{Lr}(t) = \frac{V_i/2}{L_r} t \quad (8.9)$$

Esta etapa termina quando a corrente no indutor é igual a I'_o , cuja duração é dada por (8.10).

$$\Delta t_{12-11} = \frac{I'_o L_r}{V_i/2} \quad (8.10)$$

Substituindo-se as expressões (8.4) e (8.10) em (8.1), obtém-se uma relação entre a razão cíclica e a razão cíclica efetiva, dada por (8.11).

$$\Delta T = D \frac{T_s}{2} = \Delta t_{5-4} + \Delta t_{6-5} + \Delta t_{7-6} = \frac{2I'_o L_r}{V_i/2} + D_{ef} \frac{T_s}{2} \quad (8.11)$$

Isolando-se a razão cíclica efetiva em (8.11) tem-se (8.12).

$$D_{\text{ef}} = D - \frac{4I'_o L_r f_s}{V_i/2} \quad (8.12)$$

Como pode-se observar na equação (8.12), tem-se também um termo $[(4 I'_o L_r f_s)/(V_i/2)]$ que representa a perda de razão cíclica devido à derivada finita de corrente no indutor.

A corrente média parametrizada de saída é representada por (8.13).

$$\overline{I'_o} = \frac{4I'_o L_r f_s}{V_i/2} \quad (8.13)$$

Substituindo-se (8.13) em (8.12) tem-se (8.14).

$$D_{\text{ef}} = D - \overline{I'_o} \quad (8.14)$$

A tensão média de saída é dada por (8.15), (8.16) ou (8.17).

$$V'_{o\text{med}} = D_{\text{ef}} \frac{V_i}{2} \quad (8.15)$$

$$V'_{o\text{med}} = \left(D - \frac{4I'_o L_r f_s}{V_i/2} \right) \frac{V_i}{2} \quad (8.16)$$

$$\boxed{q = \frac{V'_{o\text{med}}}{V_i/2} = D - \overline{I'_o}} \quad (8.17)$$

8.4.2 Análise da Comutação

Durante a segunda etapa, as tensões nos capacitores C_1 , C_3 e C_4 podem ser representadas pelas equações (8.18) e (8.19):

$$v_{C1}(t) = \frac{I'_o t}{1,5C} \quad (8.18)$$

$$v_{C3}(t) + v_{C4}(t) = V_i - \frac{I'_o t}{1,5C} \quad (8.19)$$

Sendo: $C = C_1 = C_2 = C_3 = C_4$.

A comutação mais crítica ocorre na quarta etapa, quando a tensão no capacitor C_2 varia de zero a $V_i/2$ e a tensão no capacitor C_3 mais a tensão no capacitor C_4 variam de $V_i/2$ a zero. Se a tensão no capacitor C_2 não atinge $V_i/2$, a comutação não será suave. A tensão no capacitor C_2 pode ser representada pela equação (8.20):

$$v_{C2}(t) = \sqrt{\frac{L_r}{1,5C}} I'_o \text{sen}(w_o t) \quad (8.20)$$

Onde: $w_o = \frac{1}{\sqrt{L_r 1,5C}}$

O valor de pico da equação (8.20) é dado por (8.21).

$$V_{C2\text{pico}} = I'_o \sqrt{\frac{L_r}{1,5C}} = \frac{V_i}{2} \quad (8.21)$$

Assim, a corrente mínima, para assegurar a comutação suave, é mostrada na equação (8.22).

$$I_{\text{min}} = \frac{V_i}{2} \sqrt{\frac{1,5C}{L_r}} \quad (8.22)$$

8.4.3 Correntes de Pico, Média, e Eficaz nas Chaves

A corrente de pico nas chaves é igual à corrente da carga, dada por (8.23).

$$\boxed{I_{S\text{pico}} = \frac{I_{S\text{pico}}}{I'_o} = 1} \quad (8.23)$$

As correntes média e eficaz nas chaves S_1 e S_4 são calculadas integrando-se a corrente no indutor na primeira e décima segunda etapas de operação, como mostrado nas expressões (8.24) e (8.28). Nas chaves S_2 e S_3 elas são calculadas integrando-se a corrente no indutor na primeira, terceira e décima segunda etapas de operação, desprezando-se a

segunda etapa (ressonante), como mostrado nas expressões (8.26) e (8.30).

$$I_{S1,4_{med}} = \frac{1}{T_s} \left(\int_0^{\Delta t_{12-11}} I'_o \frac{t}{\Delta t_{12-11}} dt + \int_0^{\Delta t_{1-0}} I'_o dt \right) = I'_o \frac{D + 3D_{ef}}{8} \quad (8.24)$$

Substituindo (8.14) em (8.24) obtém-se (8.25).

$$\boxed{\frac{I_{S1,4_{med}}}{I'_o} = \frac{I_{S1,4_{med}}}{I'_o} = \frac{1}{8} (4D - 3\overline{I'_o})} \quad (8.25)$$

$$I_{S2,3_{med}} = \frac{1}{T_s} \left(\int_0^{\Delta t_{12-11}} I'_o \frac{t}{\Delta t_{12-11}} dt + \int_0^{\Delta t_{1-0}} I'_o dt + \int_0^{\Delta t_{3-2}} I'_o dt \right) = I'_o \left[\frac{4 - 3(D - D_{ef})}{8} \right] \quad (8.26)$$

Substituindo (8.14) em (8.26) obtém-se (8.27).

$$\boxed{\frac{I_{S2,3_{med}}}{I'_o} = \frac{I_{S2,3_{med}}}{I'_o} = \frac{1}{8} (4 - 3\overline{I'_o})} \quad (8.27)$$

$$I_{S1,4_{ef}} = \sqrt{\frac{1}{T_s} \left[\int_0^{\Delta t_{12-11}} \left(I'_o \frac{t}{\Delta t_{43}} \right)^2 dt + \int_0^{\Delta t_{1-0}} I'^2_o dt \right]} = \frac{I'_o}{2} \sqrt{\frac{D + 5D_{ef}}{3}} \quad (8.28)$$

Substituindo (8.14) em (8.28) tem-se (8.29).

$$\boxed{\frac{I_{S1,4_{ef}}}{I'_o} = \frac{I_{S1,4_{ef}}}{I'_o} = \sqrt{2D - \frac{5\overline{I'_o}}{3}}} \quad (8.29)$$

$$I_{S2,3_{ef}} = \sqrt{\frac{1}{T_s} \left(\int_0^{\Delta t_{12-11}} \left(I'_o \frac{t}{\Delta t_{12-11}} \right)^2 dt + \int_0^{\Delta t_{1-0}} I'^2_o dt + \int_0^{\Delta t_{3-2}} I'^2_o dt \right)} = I'_o \sqrt{\frac{6 - 5(D - D_{ef})}{12}} \quad (8.30)$$

Substituindo (8.14) em (8.30) tem-se (8.31).

$$\boxed{\overline{I_{S2,3,ef}} = \frac{I_{S2,3,ef}}{I'_0} = \sqrt{\frac{6 - 5\overline{I'_0}}{12}}} \quad (8.31)$$

8.4.4 Correntes de Pico, Média e Eficaz nos Diodos em Anti-Paralelo com as Chaves

A corrente de pico nos diodos em anti-paralelo com as chaves, igual à corrente na carga, é dada por (8.32).

$$\boxed{\overline{I_{D1,2,3,4,pico}} = \frac{I_{D1,2,3,4,pico}}{I'_0} = 1} \quad (8.32)$$

As correntes média e eficaz nos diodos em anti-paralelo com as chaves são calculadas integrando-se a corrente no indutor na quinta etapa de operação, como mostrado nas expressões (8.33) e (8.35).

$$I_{D1,2,3,4,med} = \frac{1}{T_s} \int_0^{\Delta t_{5-4}} \left(I'_0 - \frac{\overline{I'_0}}{\Delta t_{5-4}} t \right) dt = I'_0 \frac{(D - D_{ef})}{8} \quad (8.33)$$

Substituindo (8.14) em (8.33) obtém-se (8.34).

$$\boxed{\overline{I_{D1,2,3,4,med}} = \frac{I_{D1,2,3,4,med}}{I'_0} = \frac{\overline{I'_0}}{8}} \quad (8.34)$$

$$I_{D1,2,3,4,ef} = \sqrt{\frac{1}{T_s} \int_0^{\Delta t_{5-4}} \left(I'_0 - \frac{\overline{I'_0}}{\Delta t_{5-4}} t \right)^2 dt} = I'_0 \sqrt{\frac{D - D_{ef}}{6}} \quad (8.35)$$

Substituindo (8.14) em (8.35) obtém-se (8.36).

$$\overline{I_{D1,2,3,4_{ef}}} = \frac{I_{D1,2,3,4_{ef}}}{I'_o} = \sqrt{\frac{I'_o}{6}} \quad (8.36)$$

8.4.5 Correntes de Pico, Média e Eficaz nos Diodos D₅ e D₆

A corrente de pico nos diodos D₅ e D₆, igual à corrente na carga, é dada por (8.37).

$$\overline{I_{D5,6_{pico}}} = \frac{I_{D5,6_{pico}}}{I'_o} = 1 \quad (8.37)$$

As correntes média e eficaz nos diodos D₅ e D₆ são calculadas integrando-se a corrente no indutor na terceira etapa de operação, desprezando-se a quarta etapa (ressonante), como mostrado nas expressões (8.38) e (8.40).

$$I_{D5,6_{med}} = \frac{1}{T_s} \int_0^{\Delta t_{3-2}} I'_o dt \quad (8.38)$$

Resolvendo-se a integral obtém-se a expressão (8.39).

$$\overline{I_{D5,6_{med}}} = \frac{I_{D5,6_{med}}}{I'_o} = \frac{(1-D)}{2} \quad (8.39)$$

$$I_{D5,6_{ef}} = \sqrt{\frac{1}{T_s} \int_0^{\Delta t_{3-2}} (I'_o)^2 dt} \quad (8.40)$$

Resolvendo-se a integral tem-se (8.41).

$$\overline{I_{D5,6_{ef}}} = \frac{I_{D5,6_{ef}}}{I'_o} = \sqrt{\frac{(1-D)}{2}} \quad (8.41)$$

8.4.6 Correntes de Pico, Média e Eficaz nos Diodos Retificadores

A corrente de pico nos diodos retificadores, igual à corrente da carga, é dada por (8.42).

$$\boxed{\frac{I_{DR_pico}}{I_{DR_pico}} = \frac{I_{DR_pico}}{I'_o} = 1} \quad (8.42)$$

A corrente média nos diodos retificadores é igual à corrente da carga sobre dois, como mostra a expressão (8.43).

$$\boxed{\frac{I_{DR_med}}{I_{DR_med}} = \frac{I_{DR_med}}{I'_o} = \frac{1}{2}} \quad (8.43)$$

A corrente eficaz dos diodos retificadores é dada pela raiz quadrada da soma dos quadrados das correntes eficazes nas chaves S_2 e S_3 e diodos em anti-paralelo com as chaves, como mostra a expressão (8.44).

$$\boxed{I_{DR_ef} = \sqrt{(I_{S2,3_ef})^2 + (I_{D1,2,3,4_ef})^2}} \quad (8.44)$$

Substituindo-se (8.31) e (8.36) em (8.44) tem-se (8.45).

$$\boxed{\frac{I_{DR_ef}}{I_{DR_ef}} = \frac{I_{DR_ef}}{I'_o} = \sqrt{\frac{2 - I'_o}{4}}} \quad (8.45)$$

8.5 REPRESENTAÇÃO GRÁFICA DOS RESULTADOS DA ANÁLISE

8.5.1 Característica de Saída

A característica de saída é mostrada na Fig. 8.15. As retas decrescentes mostram que a tensão de saída depende da corrente de carga, ou seja, há uma queda de tensão proporcional à mesma. Esta queda de tensão ocorre devido à derivada finita de corrente no indutor L_r .

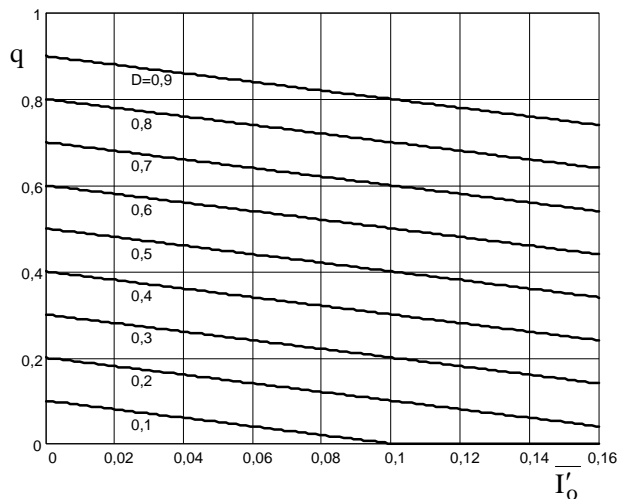


Fig. 8.15 – Característica de Saída.

8.5.2 Esforços nos Semicondutores

Nas Figs. 8.16 a 8.21 são traçados os ábacos das correntes média e eficaz nas chaves, correntes média nos diodos em anti-paralelo com as chaves e diodos grampeadores. Todas as corrente estão normalizadas em relação à corrente I'_o .

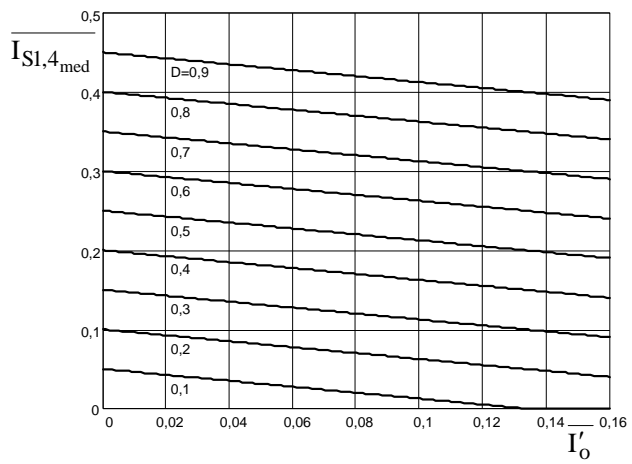


Fig. 8.16 – Corrente média nas chaves S_1 e S_4 , em função da corrente de saída normalizada, tendo a razão cíclica como parâmetro.

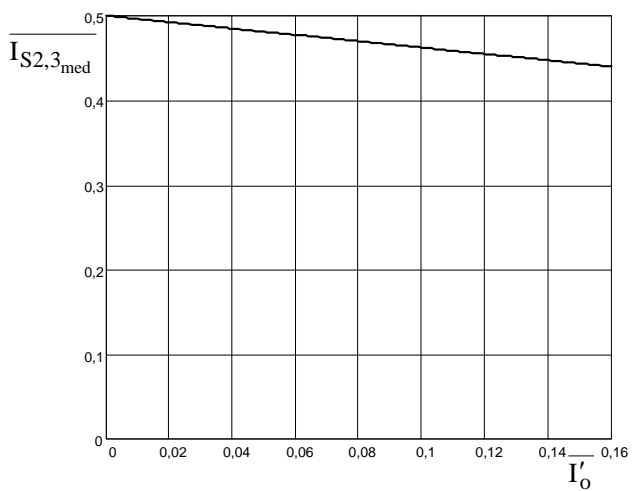


Fig. 8.17 – Corrente média nas chaves S_2 e S_3 , em função da corrente de saída normalizada.

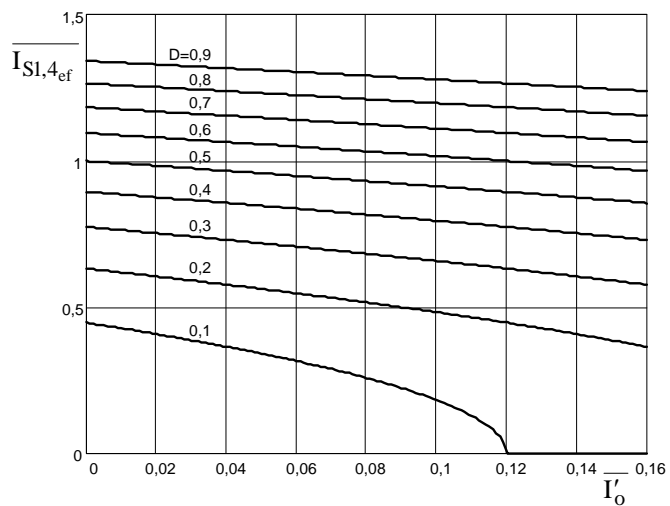


Fig. 8.18 – Corrente eficaz nas chaves S_1 e S_4 , em função da corrente de saída normalizada, tendo a razão cíclica como parâmetro.

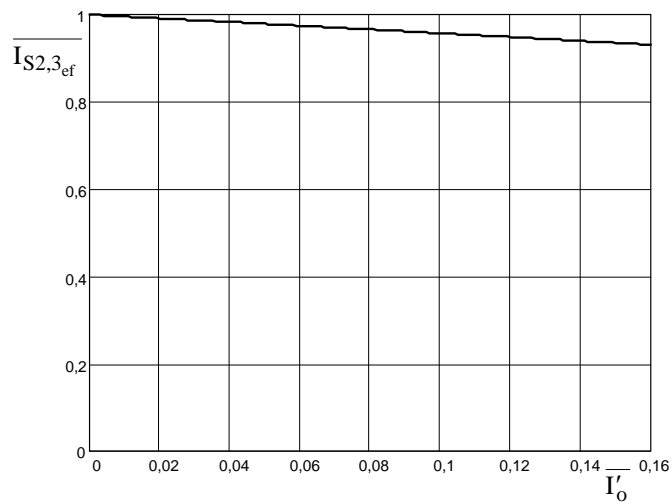


Fig. 8.19 – Corrente eficaz nas chaves S_2 e S_3 , em função da corrente de saída normalizada.

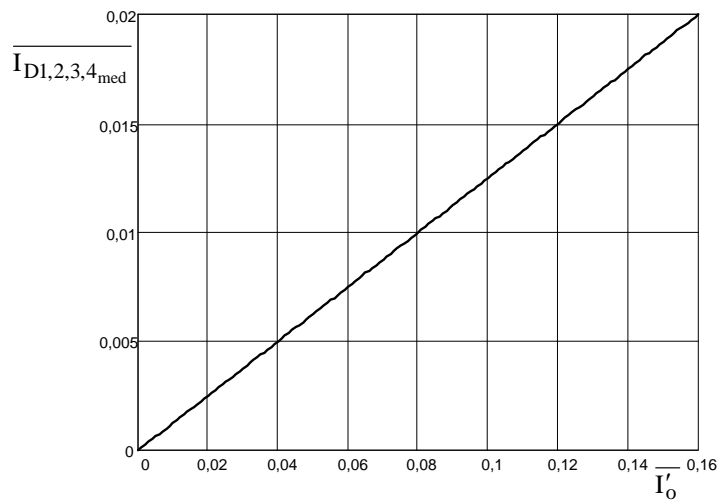


Fig. 8.20 – Corrente média nos diodos em anti-paralelo com as chaves, em função da corrente de saída normalizada.

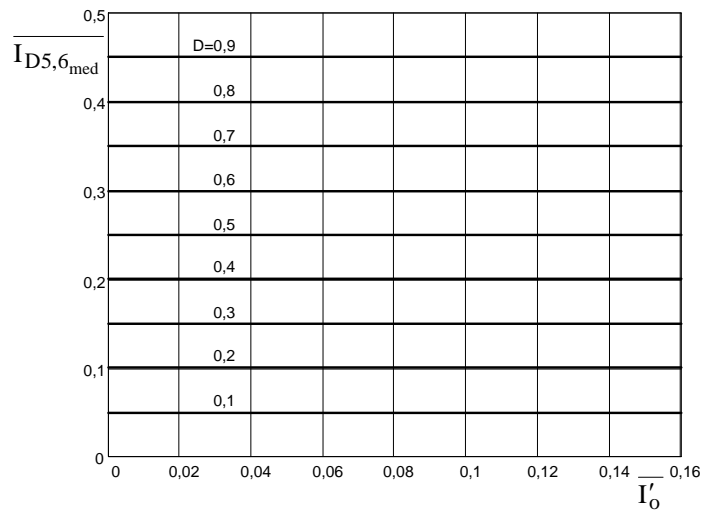


Fig. 8.21 – Corrente média nos diodos D_5 e D_6 , em função da corrente de saída normalizada, tendo a razão cíclica com parâmetro.

8.6 METODOLOGIA E EXEMPLO PROJETO

Nesta seção será apresentada uma metodologia e exemplo de projeto do conversor estudado, empregando as expressões apresentadas nas seções anteriores.

Sejam as seguintes especificações:

$$V_i = 400V$$

$$V_o = 50V$$

$$P_o = 500W$$

$$I_o = 10A$$

$$f_s = 40 \times 10^3 \text{ Hz}$$

Será considerada a mesma relação de transformação utilizada no capítulo VII. Assim:

$$n = 3,2$$

Portanto:

$$I'_o = \frac{I_o}{n} = \frac{10}{3,2} = 3,125A$$

$$V'_{o_{med}} = V_o n = 50 \times 3,2 = 160V$$

Definindo-se uma redução da razão cíclica $\overline{I'_o}$ de 10%, calcula-se então o indutor L_r .

$$L_r = \frac{\overline{I'_o} (V_i/2)}{4f_s I'_o} = \frac{0,1 \times 200}{4 \times 40 \times 10^3 \times 3,125}$$

$$L_r = 40 \times 10^{-6} \text{ H}$$

Serão utilizados os mesmos valores de capacitores empregados no Capítulo VII, ou seja, $C_{1,2,3,4} = 222 \times 10^{-12} \text{ F}$.

Assim, calcula-se a corrente mínima para a qual obtém-se comutação suave:

$$I_{\min} = \frac{V_i}{2} \sqrt{\frac{1,5 C_{1,2,3,4}}{L_r}} = 200 \times \sqrt{\frac{1,5 \times 222 \times 10^{-12}}{40 \times 10^{-6}}} = 0,577 \text{ A}$$

Portanto, é possível obter-se comutação suave até aproximadamente 93W. Abaixo desta potência tem-se comutação dissipativa, tolerada uma vez que as perdas por condução são menores.

Para a potência nominal calcula-se então a razão cíclica:

$$V'_{o\text{med}} = (D_{\text{nom}} - \overline{I'_o}) \frac{V_i}{2}$$

$$160 = (D_{\text{nom}} - 0,1) \times 200$$

Assim:

$$D_{\text{nom}} = 0,9$$

$$D_{\text{ef}} = D_{\text{nom}} - \overline{I'_o} = 0,9 - 0,1 = 0,8$$

Os intervalos de duração das etapas e os esforços nos semicondutores são então calculados de acordo com as expressões apresentadas na Seção 8.4.

$$\Delta T = 11,25 \times 10^{-6} \text{ s} \quad \Delta t_{1-0} = 10 \times 10^{-6} \text{ s} \quad \Delta t_{5-4} = 0,625 \times 10^{-6} \text{ s}$$

$$\Delta t_{3-2} = 1,25 \times 10^{-6} \text{ s} \quad I_{S1,4\text{med}} = 1,29 \text{ A} \quad I_{S1,4\text{ef}} = 3,99 \text{ A}$$

$$I_{S1,4\text{pico}} = 3,125 \text{ A} \quad I_{S2,3\text{med}} = 1,445 \text{ A} \quad I_{S2,3\text{ef}} = 2,12 \text{ A}$$

$$I_{S2,3\text{pico}} = 3,125 \text{ A} \quad I_{D1,2,3,4\text{med}} = 0,04 \text{ A} \quad I_{D1,2,3,4\text{ef}} = 0,403 \text{ A}$$

$$I_{D1,2,3,4\text{pico}} = 3,125 \text{ A} \quad I_{D5,6\text{med}} = 0,156 \text{ A} \quad I_{D5,6\text{ef}} = 0,699 \text{ A}$$

$$I_{D5,6\text{pico}} = 3,125 \text{ A} \quad I_{DR\text{med}} = 1,563 \text{ A} \quad I_{DR\text{ef}} = 2,154 \text{ A}$$

$$I_{DR\text{pico}} = 3,125 \text{ A}$$

8.7 RESULTADOS DE SIMULAÇÃO

O programa de simulação utilizado foi o PROSCES. Os interruptores são modelados por uma resistência binária. Definiu-se uma resistência de condução de $0,1\Omega$, e a de bloqueio de $1M\Omega$.

O circuito simulado é apresentado na Fig. 8.22 e a listagem do arquivo de dados é apresentada a seguir.

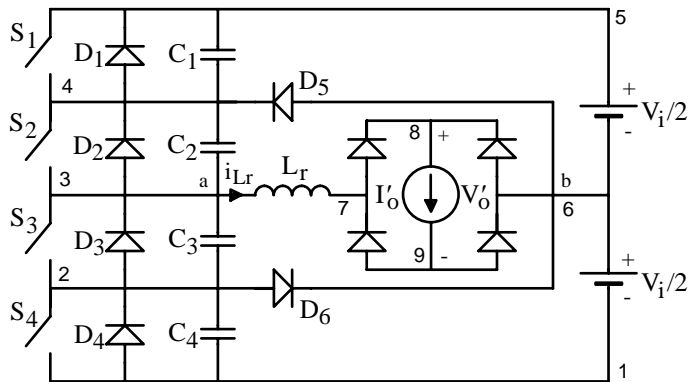


Fig. 8.22 - Circuito simulado.

Listagem do arquivo de dados:

```
v.1 6 1 200 0 0
v.2 5 6 200 0 0
i.1 8 9 3.125 0 0
c.1 5 4 222p 0
c.2 4 3 222p 0
c.3 3 2 222p 200
c.4 2 1 222p 0
t.1 5 4 0.1 1M 40k 0 0 1 24u 10u
t.2 4 3 0.1 1M 40k 0 0 1 24u 11.25u
t.3 3 2 0.1 1M 40k 0 0 1 11.5u 23.75u
t.4 2 1 0.1 1M 40k 0 0 1 11.5u 22.5u
d.1 4 5 0.1 1M
d.2 3 4 0.1 1M
```

```

d.3 2 3 0.1 1M
d.4 1 2 0.1 1M
d.5 6 4 0.1 1M
d.6 2 6 0.1 1M
d.7 7 8 0.1 1M
d.8 6 8 0.1 1M
d.9 9 7 0.1 1M
d.8 9 6 0.1 1M
lr.1 3 7 40u 3.125
.simulacao 0 1m 0 0 1

```

Nas Figs. 8.23 a 8.25 tem-se os resultados de simulação para carga nominal. Na Fig. 8.23 pode-se observar a variação linear da corrente no indutor, durante a qual a ponte de diodos fica em curto-circuito, provocando uma diminuição da razão cíclica efetiva. Nas Figs. 8.24 e 8.25 verifica-se a comutação suave nas chaves.

Na tabela I são apresentadas algumas grandezas calculadas e obtidas por simulação. As diferenças entre os valores calculados e os obtidos por simulação deve-se principalmente às perdas nas resistências equivalentes dos componentes.

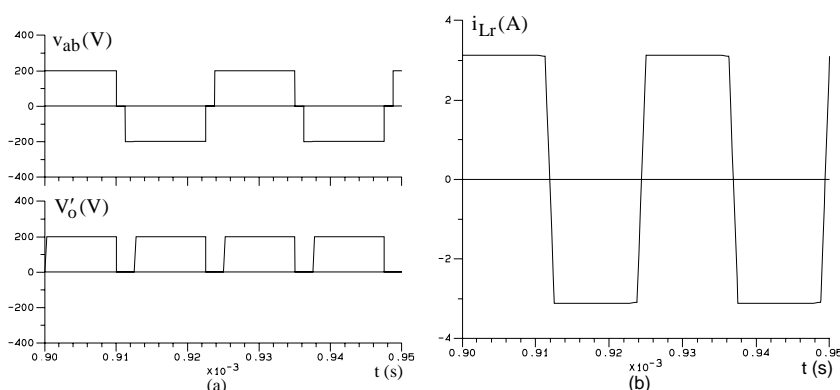


Fig. 8.23 – (a) Tensões v_{ab} e V'_o e (b) corrente no indutor L_r .

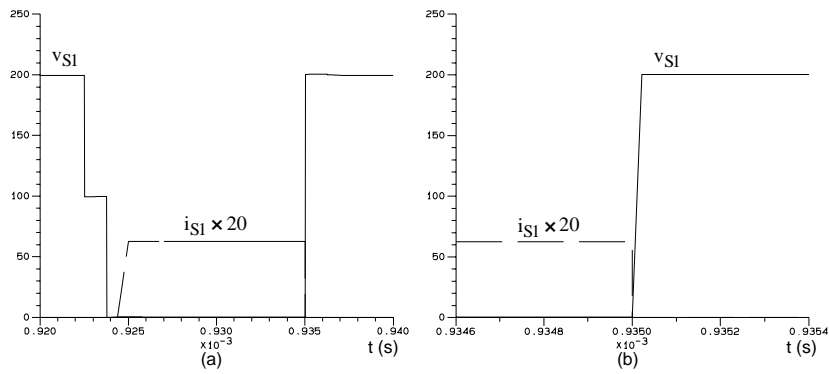


Fig. 8.24 - Detalhe da entrada em condução (a) e bloqueio (b) de S_1 .

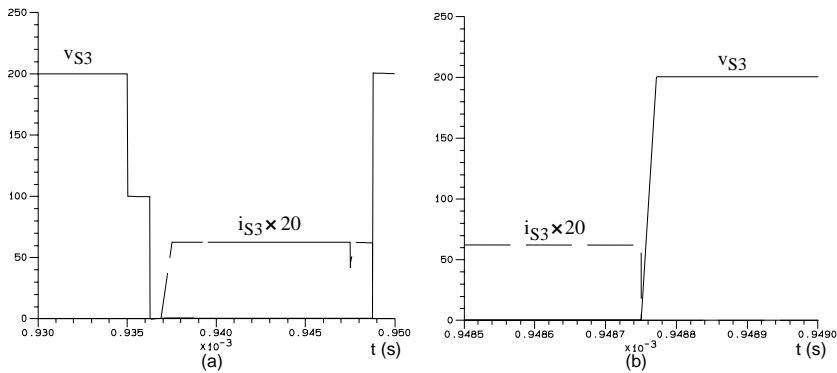


Fig. 8.25 - Detalhe da entrada em condução (a) e bloqueio (b) de S_3 .

Tabela I

	Calculado	Simulado
$V'_{o\text{med}}$ (V)	160	157
$I_{S1,4\text{med}}$ (A)	1,29	1,28
$I_{S1,4\text{ef}}$ (A)	3,99	2,03
$I_{S1,4\text{pico}}$ (A)	3,125	3,126
$I_{S2,3\text{med}}$ (A)	1,445	1,43
$I_{S2,3\text{ef}}$ (A)	2,12	2,11
$I_{S2,3\text{pico}}$ (A)	3,125	3,126
$I_{D1,2,3,4\text{med}}$ (A)	0,04	0,034
$I_{D1,2,3,4\text{ef}}$ (A)	0,403	0,28
$I_{D1,2,3,4\text{pico}}$ (A)	3,125	3,04
$I_{D5,6\text{med}}$ (A)	0,156	0,15
$I_{D5,6\text{ef}}$ (A)	0,699	0,67
$I_{D5,6\text{pico}}$ (A)	3,125	3,12
$I_{DR\text{med}}$ (A)	1,563	1,56
$I_{DR\text{ef}}$ (A)	2,154	2,17
$I_{DR\text{pico}}$ (A)	3,125	3,125
P_o (W)	500	490,7